

产品硬件手册

PCIE Baseboard for RPi 板

STEP

2018/12/12

硬件手册

目录

1.概述	2
2.硬件简介:	3
2.1 总体框图.....	3
2.2 小脚丫 FPGA 核心板接口	3
2.3 PCIe 接口	4
2.4 40PIN 接口兼容树莓派	4
2.5 PMOD 接口	5
3.引脚分配.....	5
4. 版本	7

1.概述

STEP PCIe Board for RPi 是小脚丫团队推出的为 STEP PCIe 系列扩展模块设计，并可兼容树莓派外设与 PMOD 外设的一个扩展板卡，板卡上主要包含 1 组 DIP40 引脚，3 组 PMOD 引脚，1 组 RPi40Pins 引脚，既可以插入小脚丫 PCIe Card 板卡使用，又可兼容树莓派扩展板卡与 Pmod 扩展模块，提高了小脚丫板卡的兼容性，也为用户节省了外设成本。

板载资源：

DIP40 插座

PCIe 插座

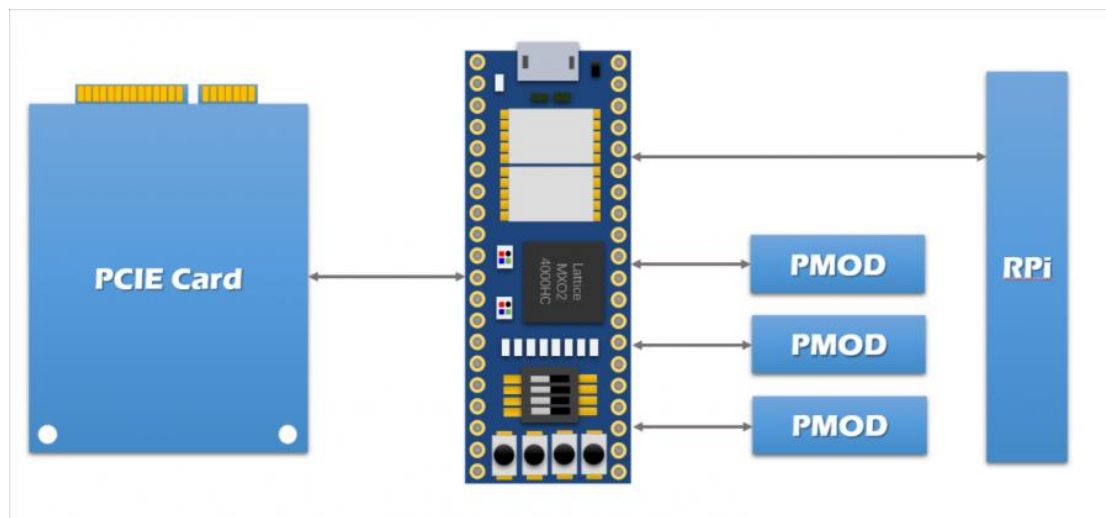
PMOD 插座

40Pin 插座兼容树莓派



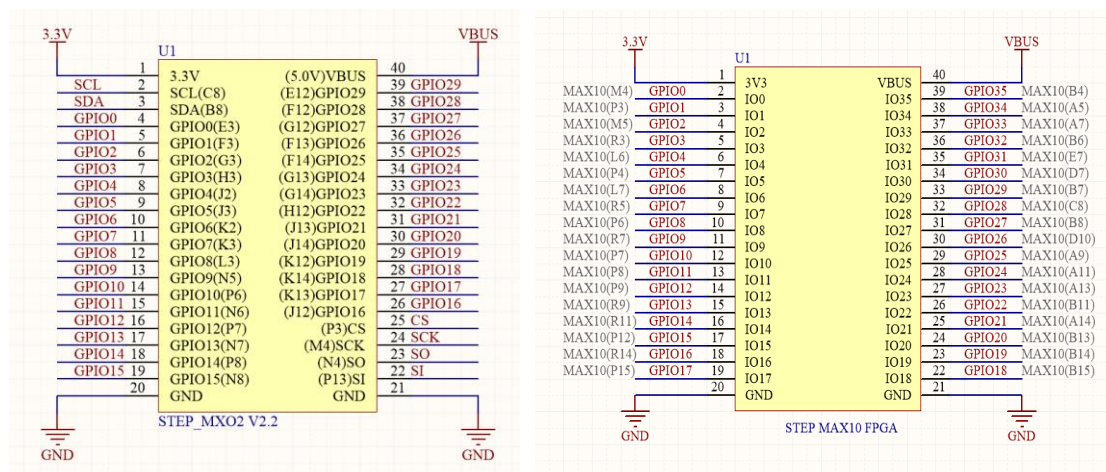
2.硬件简介:

2.1 总体框图



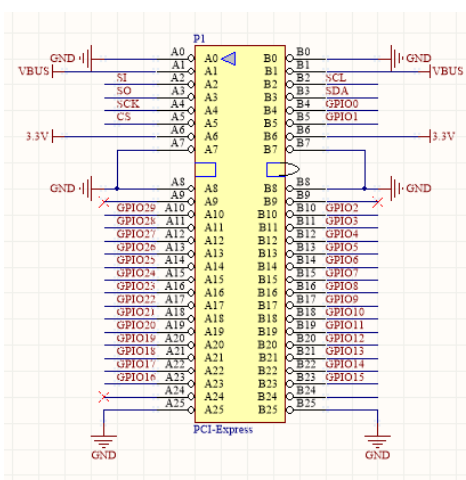
2.2 小脚丫 FPGA 核心板接口

小脚丫系列中所有板子的大小兼容标准的 DIP40 封装，尺寸只有 52mm x 18mm，并通过 MicroUSB 端口进行供电。双列直插引脚顺序统一，如图所示下面是两个版本的小脚丫引脚分配图：



2.3 PCIe 接口

PCIe 子卡通过 PCIe 母座与 FPGA 相连。



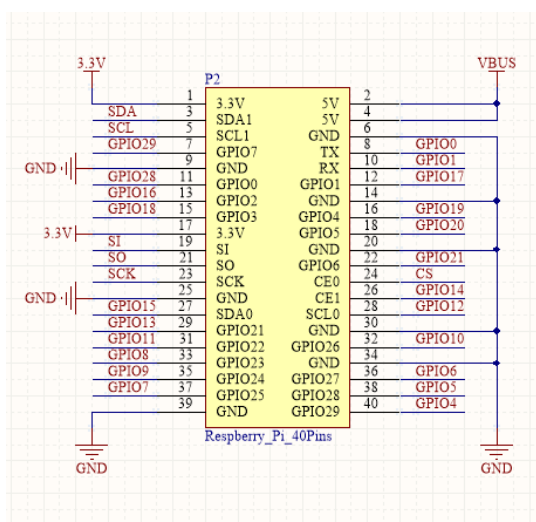
图中 NET 名为 MXO2 板标号名称



PCIe 插座目前常见高度有 4mm,5.2mm,5.6mm,8mm 等等，本板卡选用 8mm 底座；

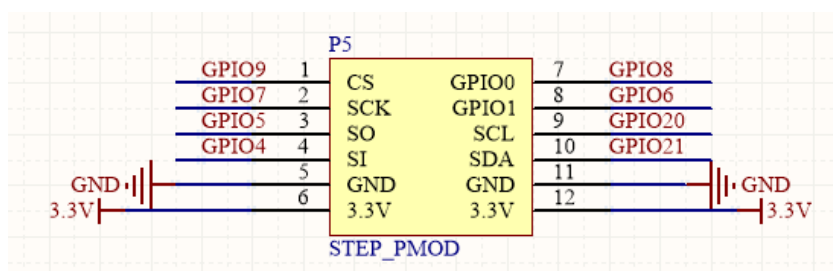
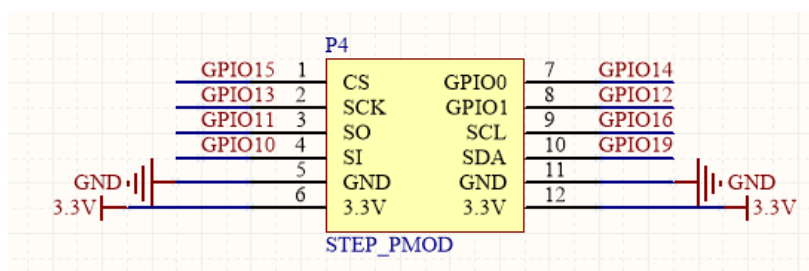
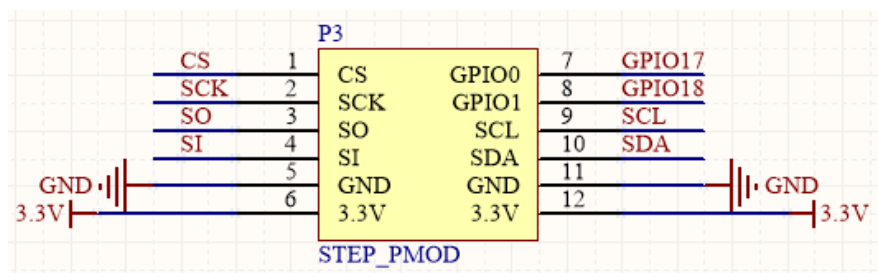
2.4 40PIN 接口兼容树莓派

为兼容树莓派 GPIO，预留两排 40PIN 接口，焊接 2×20Pin(间距 2.54mm)排母，将核心板 DIP40 管脚按照树莓派 GPIO 功能对应连接

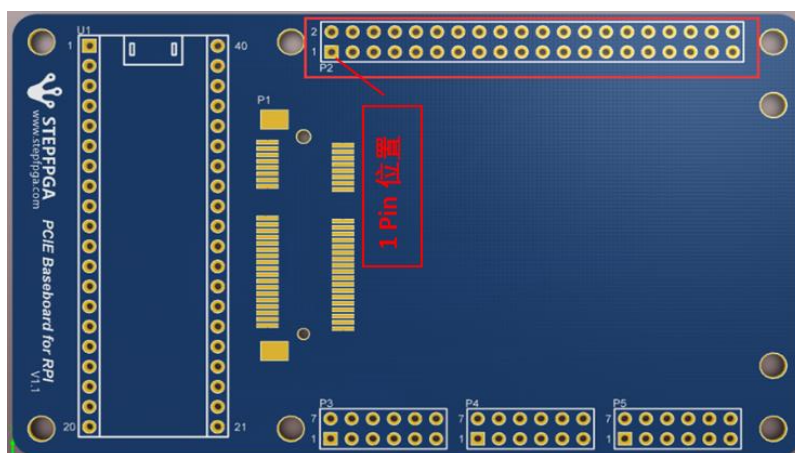


2.5 PMOD 接口

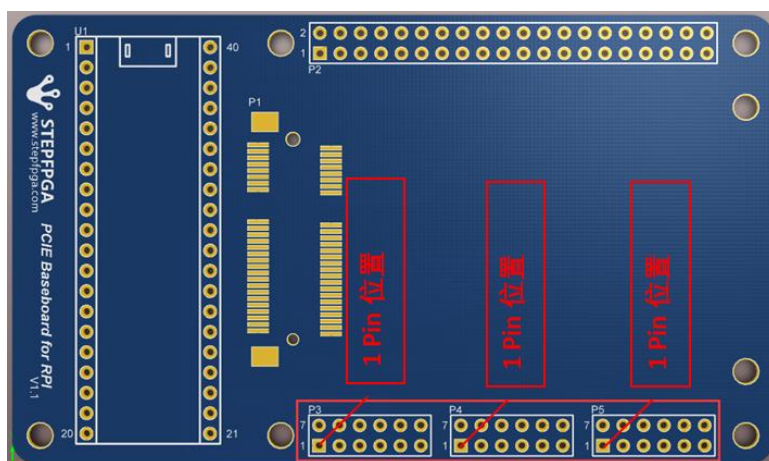
为方便使用 PMOD 模块，安装 PMOD 接口定义，预留三个 PMOD 接口。



3. 引脚分配



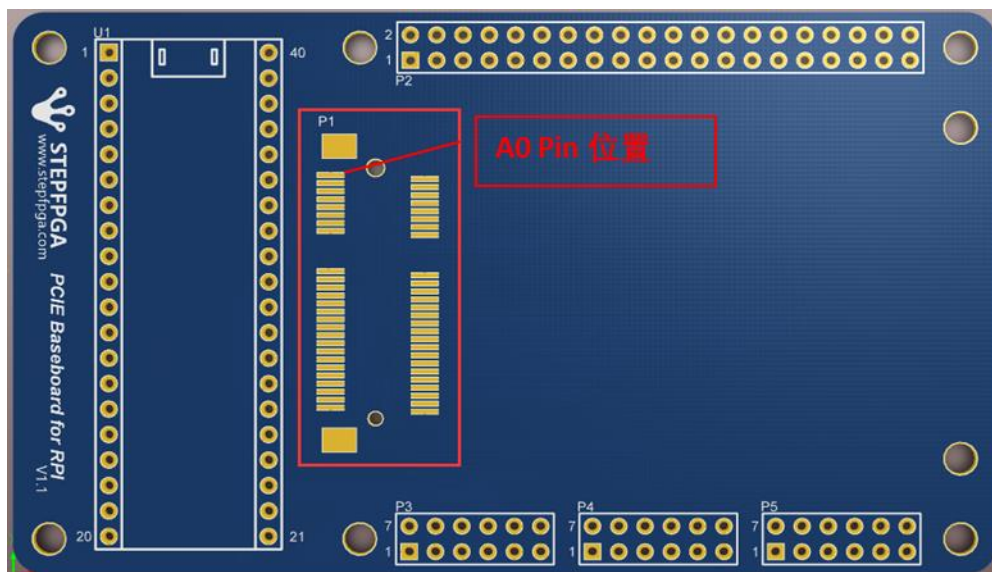
PCIE Board for RPi V1.1引脚对应表														
MXO2 FPGA PIN	MXO2 板PIN	MAX10 FPGA PIN	MAX10 板PIN	wiring Pi	BCM 编码	功能名	物理引脚 BOARD编码	功能名	BCM 编码	wiring Pi	MAX10 板PIN	MAX10 FPGA PIN	MXO2 板PIN	MXO2 FPGA PIN
3.3V	3.3V	3.3V	3.3V			3.3V	1 2	5V			VBUS 5V	无	VBUS 5V	无
B8	SDA	P3	GPIO1	8	2	SDA.1	3 4	5V			VBUS 5V	无	VBUS 5V	无
C8	SCL	M4	GPIO0	9	3	SCL.1	5 6	GND			GND	GND	GND	GND
E12	GPIO29	B4	GPIO35	7	4	GPIO.7	7 8	TXD	14	15	GPIO2	M5	GPIO0	E3
GND	GND	GND	GND			GND	9 10	RXD	15	16	GPIO3	R3	GPIO1	F3
F12	GPIO28	A5	GPIO34	0	17	GPIO.0	11 12	GPIO.1	18	1	GPIO23	A13	GPIO17	K13
J12	GPIO16	B11	GPIO22	2	27	GPIO.2	13 14	GND			GND	GND	GND	GND
K14	GPIO18	A11	GPIO24	3	22	GPIO.3	15 16	GPIO.4	23	4	GPIO25	A9	GPIO19	K12
3.3V	3.3V	3.3V	3.3V			3.3V	17 18	GPIO.5	24	5	GPIO26	D10	GPIO20	J14
P13	SPI SI	B15	GPIO18	12	10	MOSI	19 20	GND			GND	GND	GND	GND
N4	SPI SO	B14	GPIO19	13	9	MISO	21 22	GPIO.6	25	6	GPIO27	B8	GPIO21	J13
M4	SPI SCK	B13	GPIO20	14	11	SCLK	23 24	CE0	8	10	GPIO21	A14	SPI CS	P3
GND	GND	GND	GND			GND	25 26	CE1	7	11	GPIO16	R14	GPIO14	P8
N8	GPIO15	P15	GPIO17	30	0	SDA.0	27 28	SCL.0	1	31	GPIO14	R11	GPIO12	P7
N7	GPIO13	P12	GPIO15	21	5	GPIO.21	29 30	GND			GND	GND	GND	GND
N6	GPIO11	R9	GPIO13	22	6	GPIO.22	31 32	GPIO.26	12	26	GPIO12	P9	GPIO10	P6
L3	GPIO8	P7	GPIO10	23	13	GPIO.23	33 34	GND			GND	GND	GND	GND
N5	GPIO9	P8	GPIO11	24	19	GPIO.24	35 36	GPIO.27	16	27	GPIO8	P6	GPIO6	K2
K3	GPIO7	R7	GPIO9	25	26	GPIO.25	37 38	GPIO.28	20	28	GPIO7	R5	GPIO5	J3
GND	GND	GND	GND			GND	39 40	GPIO.29	21	29	GPIO6	L7	GPIO4	J2



MXO2 FPGA PIN	MXO2 板PIN	MAX10 板PIN	MAX10 FPGA PIN	PMOD P3 引脚号		MAX10 板PIN	MAX10 FPGA PIN	MXO2 FPGA PIN	MXO2 板PIN
GPIO16	J12	B11	GPIO22	1	7	GPIO23	A13	GPIO17	K13
GPIO19	K12	A9	GPIO25	2	8	GPIO24	A11	GPIO18	K14
GPIO20	J14	D10	GPIO26	3	9	GPIO0	M4	SCL	C8
GPIO21	J13	B8	GPIO27	4	10	GPIO1	P3	SDA	B8
GND	GND	GND	GND	5	11	GND	GND	GND	GND
3.3V	3.3V	3.3V	3.3V	6	12	3.3V	3.3V	3.3V	3.3V

P4 引脚号									
GPIO15	N8	P15	GPIO17	1	7	GPIO16	R14	GPIO14	P8
GPIO13	N7	P12	GPIO15	2	8	GPIO14	R11	GPIO12	P7
GPIO1	F3	R3	GPIO3	3	9	GPIO0	M4	SCL	C8
GPIO10	P6	P9	GPIO12	4	10	GPIO1	P3	SDA	B8
GND	GND	GND	GND	5	11	GND	GND	GND	GND
3.3V	3.3V	3.3V	3.3V	6	12	3.3V	3.3V	3.3V	3.3V

P5 引脚号									
GPIO9	N5	P8	GPIO11	1	7	GPIO10	P7	GPIO8	L3
GPIO7	K3	R7	GPIO9	2	8	GPIO8	P6	GPIO6	K2
GPIO5	J3	R5	GPIO7	3	9	GPIO0	M4	SCL	C8
GPIO4	J2	L7	GPIO6	4	10	GPIO1	P3	SDA	B8
GND	GND	GND	GND	5	11	GND	GND	GND	GND
3.3V	3.3V	3.3V	3.3V	6	12	3.3V	3.3V	3.3V	3.3V



MXO2 FPGA PIN	MXO2 板PIN	MAX10 FPGA PIN	MAX10 板PIN	PCIE 标号		MAX10 板PIN	MAX10 FPGA PIN	MXO2 板PIN	MXO2 FPGA PIN
GND	GND	GND	GND	A0	B0	GND	GND	GND	GND
无	VBUS 5V	无	VBUS 5V	A1	B1	VBUS 5V	无	VBUS 5V	无
P13	SPI SI	B15	GPIO18	A2	B2	GPIO0	M4	SCL	C8
N4	SPI SO	B14	GPIO19	A3	B3	GPIO1	P3	SDA	B8
M4	SPI SCK	B13	GPIO20	A4	B4	GPIO2	M5	GPIO0	E3
P3	SPI CS	A14	GPIO21	A5	B5	GPIO3	R3	GPIO1	F3
3.3V	3.3V	3.3V	3.3V	A6	B6	3.3V	3.3V	3.3V	3.3V
GND	GND	GND	GND	A7	B7	GND	GND	GND	GND
GND	GND	GND	GND	A8	B8	GND	GND	GND	GND
NC	NC	NC	NC	A9	B9	NC	NC	NC	NC
E12	GPIO29	B4	GPIO35	A10	B10	GPIO4	L6	GPIO2	G3
F12	GPIO28	A5	GPIO34	A11	B11	GPIO5	P4	GPIO3	H3
G12	GPIO27	A7	GPIO33	A12	B12	GPIO6	L7	GPIO4	J2
F13	GPIO26	B6	GPIO32	A13	B13	GPIO7	R5	GPIO5	J3
F14	GPIO25	E7	GPIO31	A14	B14	GPIO8	P6	GPIO6	K2
G13	GPIO24	D7	GPIO30	A15	B15	GPIO9	R7	GPIO7	K3
G14	GPIO23	B7	GPIO29	A16	B16	GPIO10	P7	GPIO8	L3
H12	GPIO22	C8	GPIO28	A17	B17	GPIO11	P8	GPIO9	N5
J13	GPIO21	B8	GPIO27	A18	B18	GPIO12	P9	GPIO10	P6
J14	GPIO20	D10	GPIO26	A19	B19	GPIO13	R9	GPIO11	N6
K12	GPIO19	A9	GPIO25	A20	B20	GPIO14	R11	GPIO12	P7
K14	GPIO18	A11	GPIO24	A21	B21	GPIO15	P12	GPIO13	N7
K13	GPIO17	A13	GPIO23	A22	B22	GPIO16	R14	GPIO14	P8
J12	GPIO16	B11	GPIO22	A23	B23	GPIO17	P15	GPIO15	N8
NC	NC	NC	NC	A24	B24	NC	NC	NC	NC
GND	GND	GND	GND	A25	B25	GND	GND	GND	GND

4. 版本

版本号	修改日期	修改
V1.1	2017/05	设计
V1.1	2018/12	修订