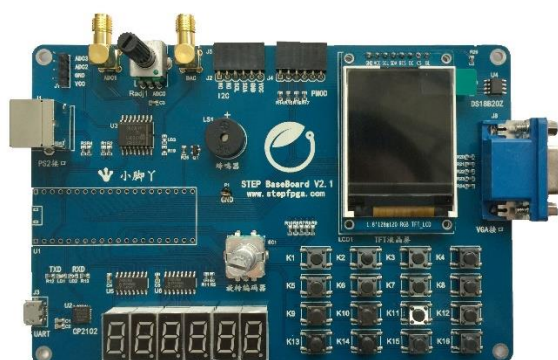


STEP FPGA Base Board

底板硬件手册



编者：STEP

日期：2016.3.20

目录

1. 编写目的	3
2. 模块划分	3
3. 模块说明	3
3.1. A/D、D/A 模块	3
3.2. PS2 接口模块	4
3.3. 数码管模块	5
3.4. 蜂鸣器模块	6
3.5. TFT-LCD 模块	6
3.6. 矩阵按键模块	7
3.7. 旋转编码器模块	8
3.8. VGA 模块	9
3.9. PMOD 模块	10
3.10. USB 转串口模块	10
3.11. STEP 模块	11

1. 编写目的

为了使学员快速的使用 STEP Base Board 底板进行学习开发,了解 STEP Base Board 底板的各种功能。

2. 模块划分

根据 STEP Base Board 底板的功能,我们将整板划分为 10 个如图 1 所示模块,外加一个 STEP 小脚丫模块。

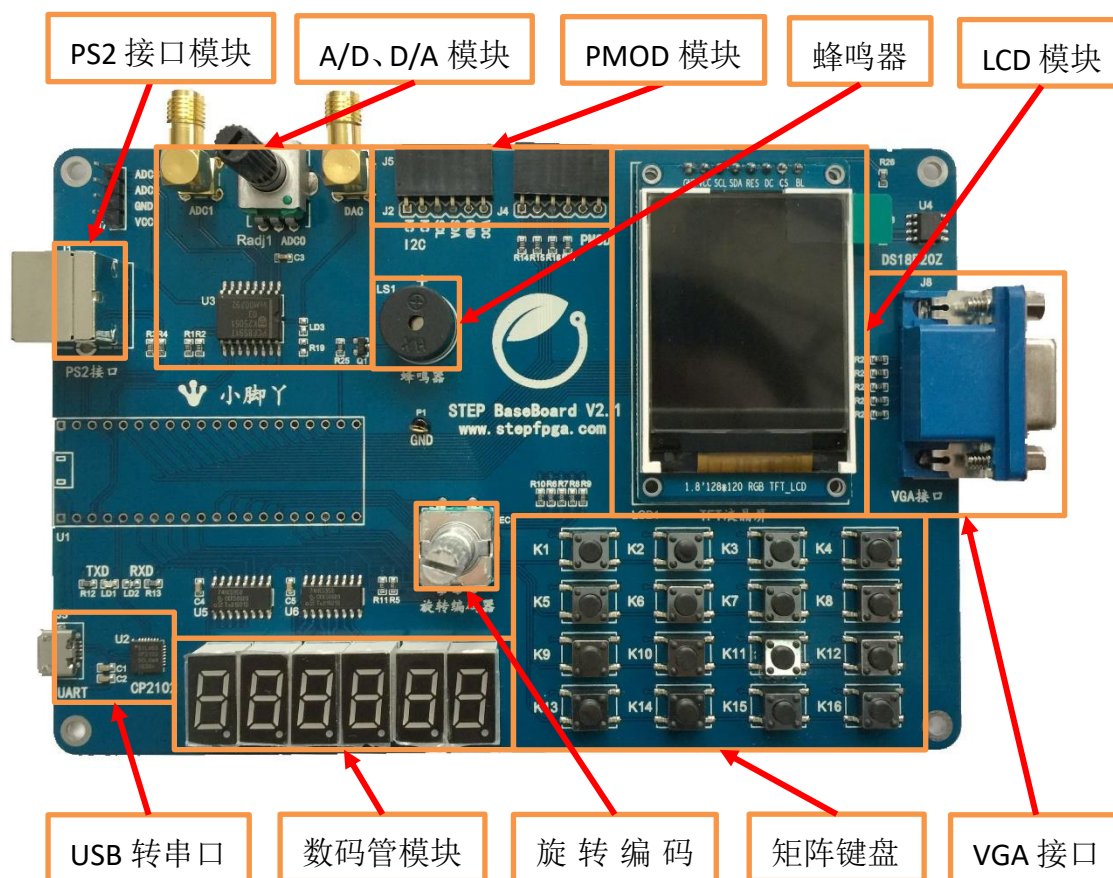


图 1. STEP Base Board Demo 模块划分

3. 模块说明

3.1. A/D、D/A 模块

本 A/D、D/A 模块采用 PCF8591 芯片。PCF8591 是一个单片集成、单独供电、低功耗、8-bit CMOS 数据获取器件。PCF8591 具有 4 个模拟输入、1 个模拟输出和 1 个串行 I²C 总线接口。PCF8591 的 3 个地址 引脚 A0, A1 和 A2 可用于硬件

地址 编程，允许在同一个 I2C 总线上接入 8 个 PCF8591 器件，而无需额外的硬件。在 PCF8591 器件上输入输出的地址、控制和数据信号都是通过双线双向 I2C 总线以串行的方式进行传输。此模块主要包含 Radj1 (10K 的可调电位器)、U3 (PCF8591)、J5 (D/A 转换输出 SMA-KWE 母座)、J6 (模拟输入 SMA-KWE 母座) 和 J7 (ADC 输入)。

在不外接其他信号的情况下，旋转电位计，PCF8591 的输入电压在 0 到 3.3V 之间变化，通过模数转换实现 ADC 的采样，原理图连接如图 2 所示：

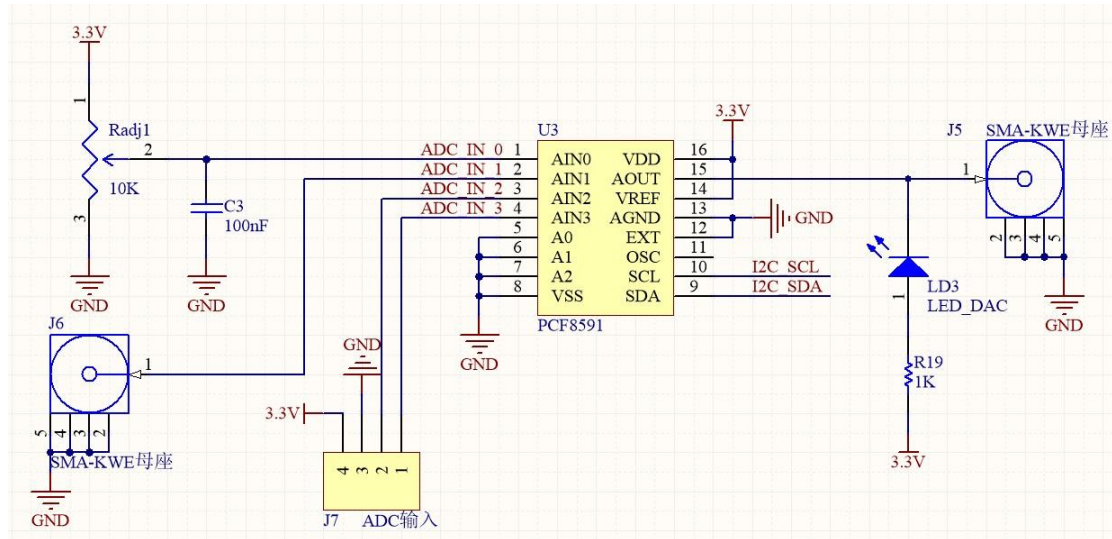


图 2. A/D、D/A 转换模块

ADC 模块、小脚丫与 FPGA 的引脚连接关系如下：

PCF8591 模块、小脚丫与 FPGA 的引脚连接关系		
PCF8591 管脚	9(I2C SDA)	5(I2C SCL)
小脚丫管脚	3	2
FPGA 管脚	B8	C8

3.2. PS2 接口模块

PS2 键盘接口主要用于接入键盘，做为外部输入端口。原理图连接如图 3 所示：

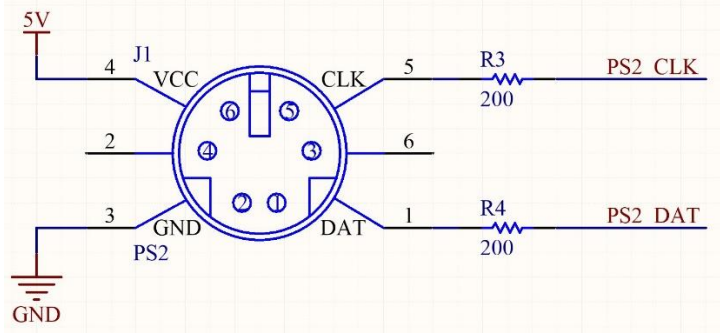


图 3. PS2 模块

PS2 接口、小脚丫与 FPGA 的引脚连接关系如下：

PS2 模块、小脚丫与 FPGA 的引脚连接关系		
PS2 管脚	PS2 CLK	PS2 DAT
小脚丫管脚	39	38
FPGA 管脚	E12	F12

3.3. 数码管模块

为了节约 FPGA 的管脚资源，这里我们采用 74HC595 实现串行并行转换，最终实现使用 3 个管脚控制 14 个管脚的四位八段数码管显示，数码管显示模块主要包含两个 74HC595（U5 和 U6）和 8 个 1 位共阴极数码管。

数码管模块电路原理图连接和 1 位共阴极数码管的结构分别如图 4、图 5 所示：

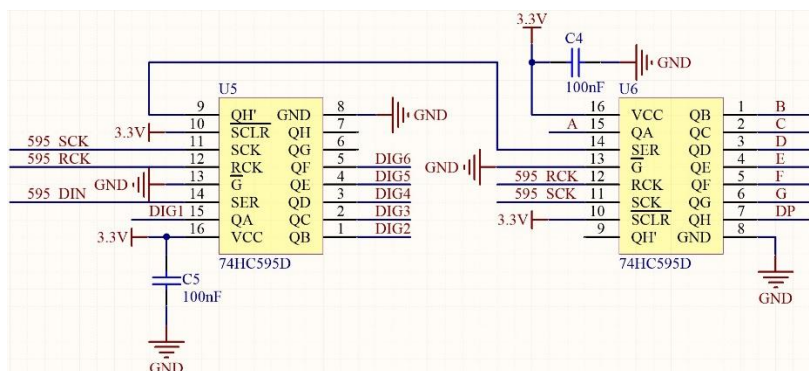


图 4. 74HC595 电路连接

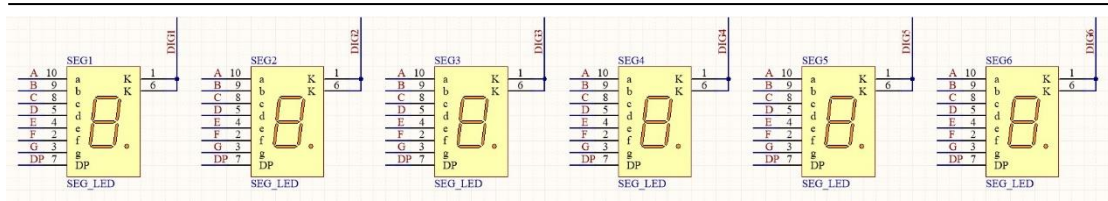


图 5. 数码管电路连接

数码管模块、小脚丫与 FPGA 的引脚连接关系如下：

数码管模块、小脚丫与 FPGA 的引脚连接关系			
74HC595 管脚	11(SCK)	12(RCK)	14(SER)
小脚丫管脚	8	7	6
FPGA 管脚	J2	H3	G3

3.4. 蜂鸣器模块

蜂鸣器模块采用三极管驱动无源蜂鸣器，可以产生不同的音调，主要包含 Q1（NPN 型三极管）和 LS1（无源蜂鸣器），具体电路连接如图 6 所示。

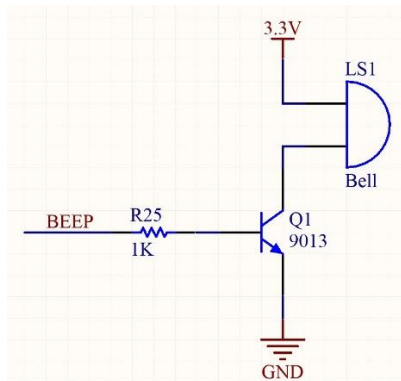


图 6. 蜂鸣器模块电路连接

蜂鸣器模块、小脚丫与 FPGA 的引脚连接关系如下：

蜂鸣器模块、小脚丫与 FPGA 的引脚连接关系	
蜂鸣器模块端口	BEEP
小脚丫管脚	22
FPGA 管脚	P13

3.5. TFT-LCD 模块

TFT-LCD 是薄膜晶体管液晶显示器英文 thin film transistor-liquid crystal display 字头的缩写。TFT-LCD 技术是微电子技术 with 液晶显示器技术巧妙结合的一种技术。人们利用在 Si 上进行微电子精细加工的技术，移植到在大

面积玻璃上进行 TFT 阵列的加工，再将该阵列基板与另一片带彩色滤色膜的基板，利用与业已成熟的 LCD 技术，形成一个液晶盒相结合，再经过后工序如偏光片贴覆等过程，最后形成液晶显示器。电路连接如图 7 所示。

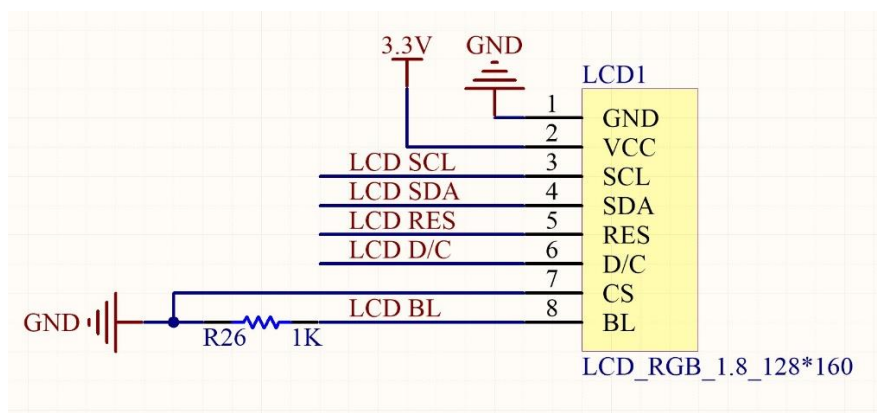


图 7. LCD 模块电路连接

LCD 模块、小脚丫与 FPGA 的引脚连接关系如下：

LCD 模块、小脚丫与 FPGA 的引脚连接关系					
LCD 管脚	3(SCL)	4(SDA)	5(RES)	6(D/C)	8(BL)
小脚丫管脚	27	28	29	30	31
FPGA 管脚	K13	K14	K12	J14	J13

3.6. 矩阵按键模块

在键盘中按键数量较多时，为了减少 I/O 口的占用，通常将按键排列成矩阵形式。在矩阵式键盘中，每条水平线和垂直线在交叉处不直接连通，而是通过一个按键加以连接。这样，一个端口（如 P1 口）就可以构成 $4 \times 4 = 16$ 个按键，比之直接将端口线用于键盘多出了一倍，而且线数越多，区别越明显。硬件电路连接如图 8 所示。

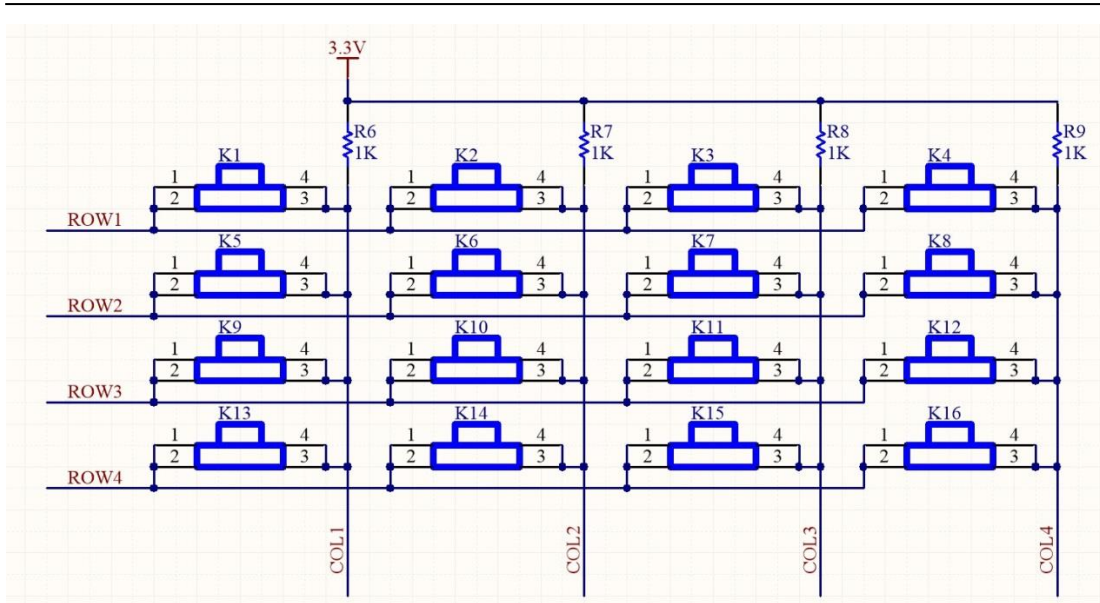


图 8.矩阵按键模块电路连接

按键模块、小脚丫与 FPGA 的引脚连接关系如下：

按键模块、小脚丫与 FPGA 的引脚连接关系								
按键模块管脚	ROW1	ROW 2	ROW 3	ROW 4	COL1	COL2	COL3	COL4
小脚丫管脚	19	18	17	16	12	13	14	15
FPGA管脚	N8	P8	N7	P7	L3	N5	P6	N6

3.7. 旋转编码器模块

EC11 编码器属于小型高精度旋转式编码器，适用于微小电流回路的电子设备。EC11 编码器可带 0.5mm 按压开关，15 脉冲 30 定位，20 脉冲 20 定位的高分辨率。电路连接关系如图 9 所示：

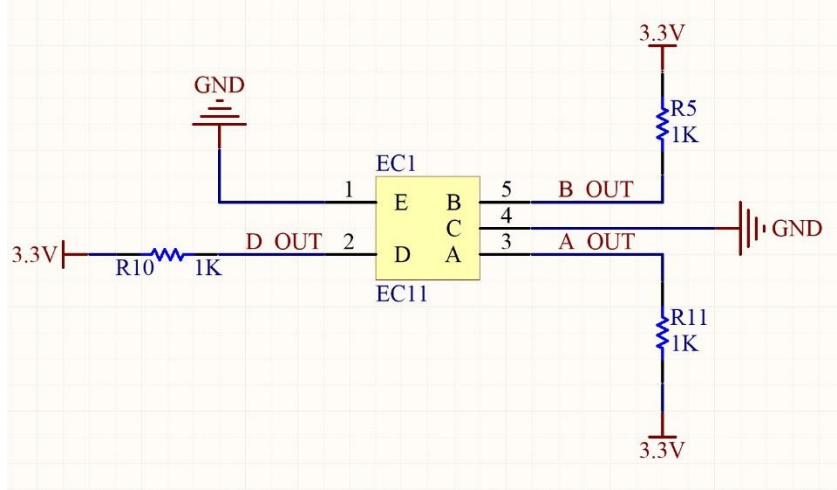


图 9. EC11 模块电路连接

旋转编码器模块、小脚丫与 FPGA 的引脚连接关系如下：

EC11、小脚丫与 FPGA 的引脚连接关系			
EC11 管脚	2(D OUT)	3(A OUT)	5(B OUT)
小脚丫管脚	11	10	9
FPGA 管脚	K3	K2	J3

3.8. VGA 模块

VGA 接口是一种 D 型接口，上面共有 15 针孔，分成三排，每排五个。其中，除了 2 根 NC (Not Connect) 信号、3 根显示数据总线和 5 个 GND 信号，比较重要的是 3 根 RGB 彩色分量信号和 2 根扫描同步信号 HSYNC 和 VSYNC 针。电路连接关系如图 10 所示：

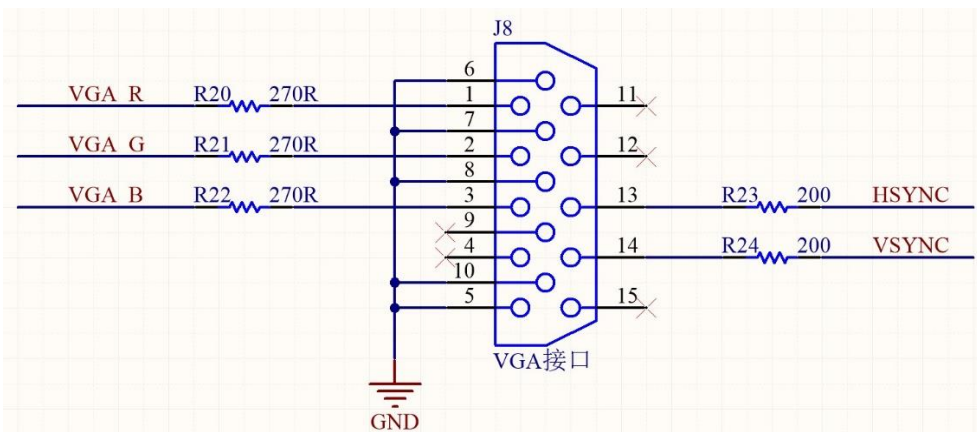


图 10. VGA 模块电路连接

VGA 模块、小脚丫与 FPGA 的引脚连接关系如下：

VGA、小脚丫与 FPGA 的引脚连接关系					
VGA 接口	VSYNC	HSYNC	VGAB	VGAG	VGAR
小脚丫管脚	37	36	35	34	33
FPGA 管脚	G12	F13	F14	G13	G14

3.9. PMOD 模块

PMOD 接口是将外设与 FPGA 开发板进行组合和匹配的很好方式,可利用方便、可手工焊接的连接器连接八个引脚以及电源和地。电路连接如图 11 所示:

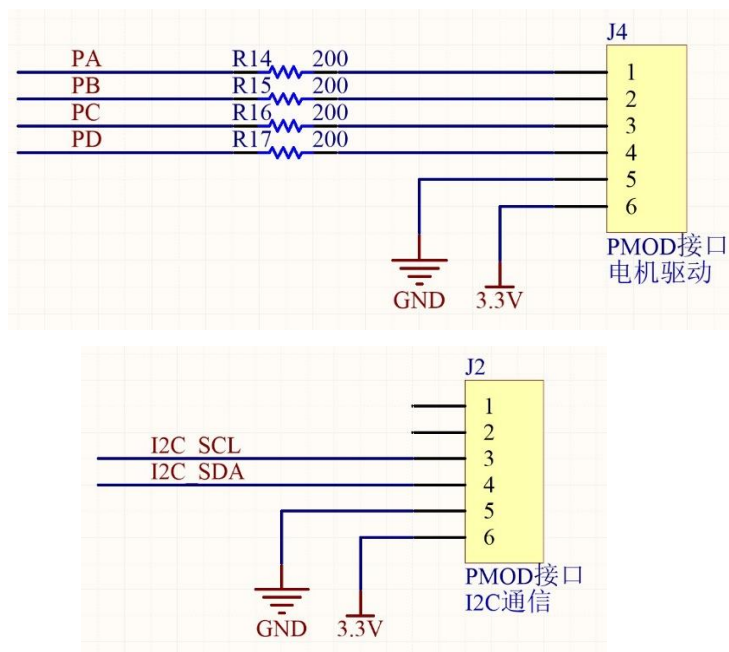


图 11.PMOD 接口电路

PMOD 模块、小脚丫与 FPGA 的引脚连接关系如下:

PMOD 模块、小脚丫与 FPGA 的引脚连接关系						
PMOD 端口	I2CSCL	I2CSDA	PA	PB	PC	PD
小脚丫管脚	2	3	23	24	25	26
FPGA 管脚	C8	B8	N4	M4	P3	J12

3.10. USB 转串口模块

CP2102 其集成度高, 内置 USB2.0 全速功能控制器、USB 收发器、晶体振荡器、EEPROM 及异步串行数据总线 (UART), 支持调制解调器全功能信号, 无需任何外部的 USB 器件。CP2102 与其他 USB-UART 转接电路的工作原理类似, 通过驱

动程序将 PC 的 USB 口虚拟成 COM 口以达到扩展的目的。USB 线连接至小脚丫核心板的 MicoUSB，图 12 所示：

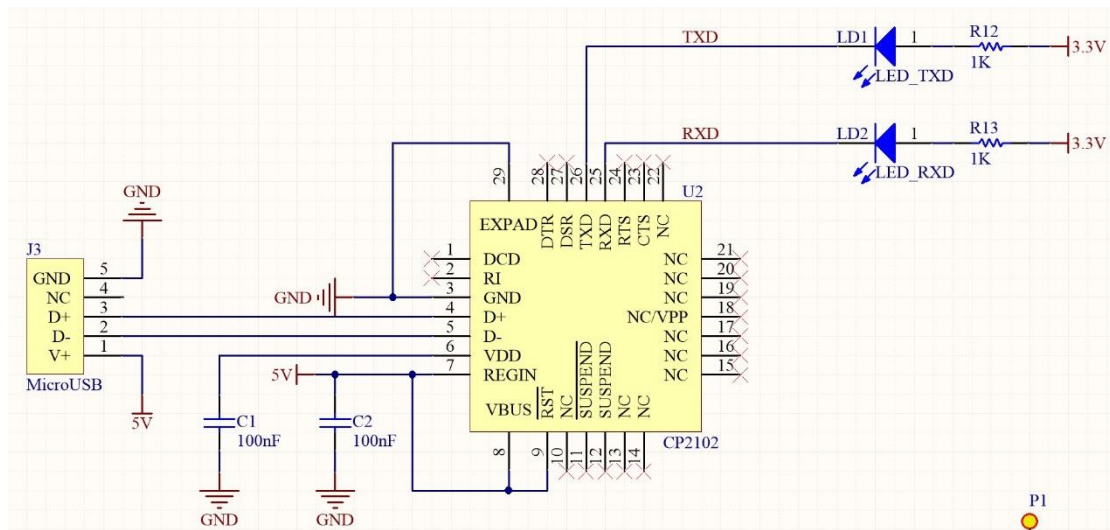


图 12.usb 转串口模块电路连接

CP2102、小脚丫与 FPGA 的引脚连接关系		
CP2102 管脚	26(TXD)	25(RXD)
小脚丫管脚	4	5
FPGA 管脚	E3	F3

3.11. STEP 模块

STEP 模块是我们的小脚丫核心板模块，板载资源包含 1 路 Micro USB 接、2 位 7 段数码管；2 个 RGB 三色 LED；4 路拨码开关；4 路按键；8 路用户 LED 等，详见小脚丫核心板的说明资料。小脚丫核心板与开发平台各模块端口的电路连接如图 13 所示：

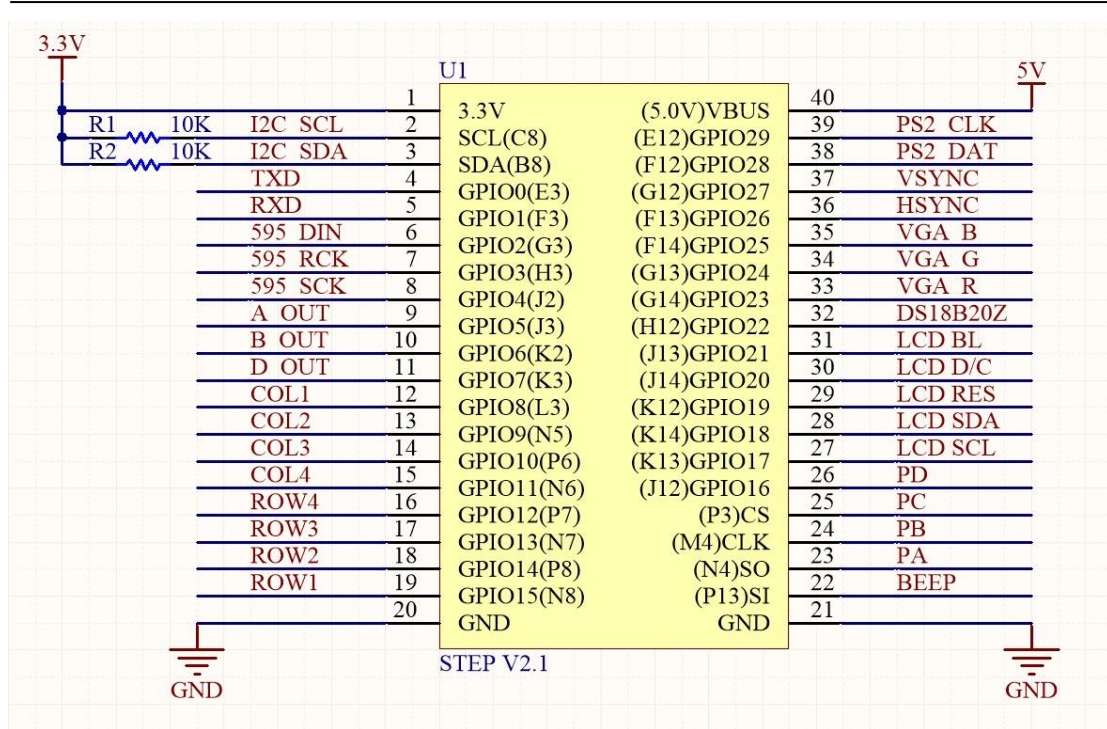


图 13.STEP 模块电路连接