

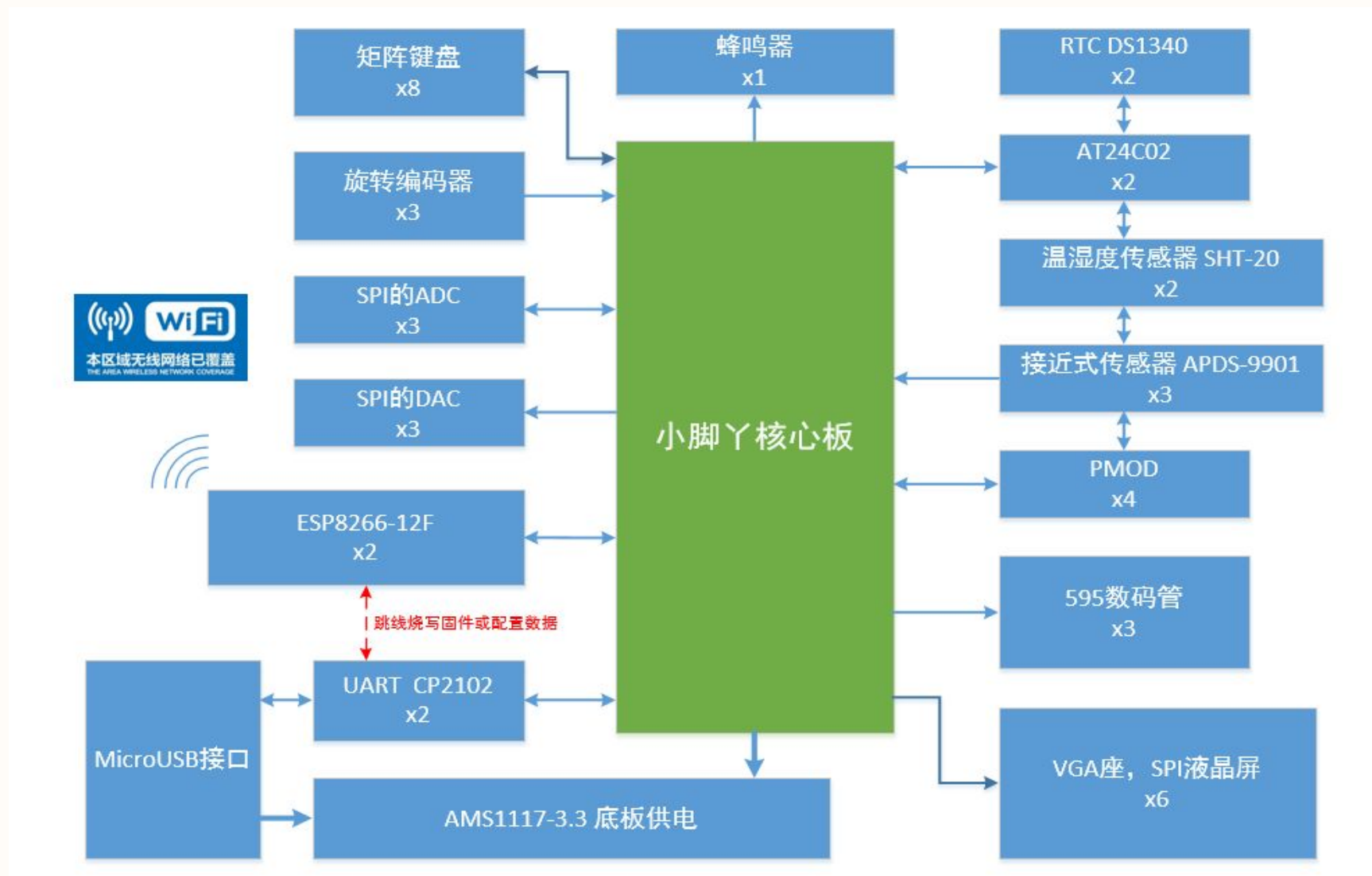
取下STEP核心板
跳线烧写ESP8266固件
直接下载无需复位

U_底板设计框图
底板设计框图.SchDoc



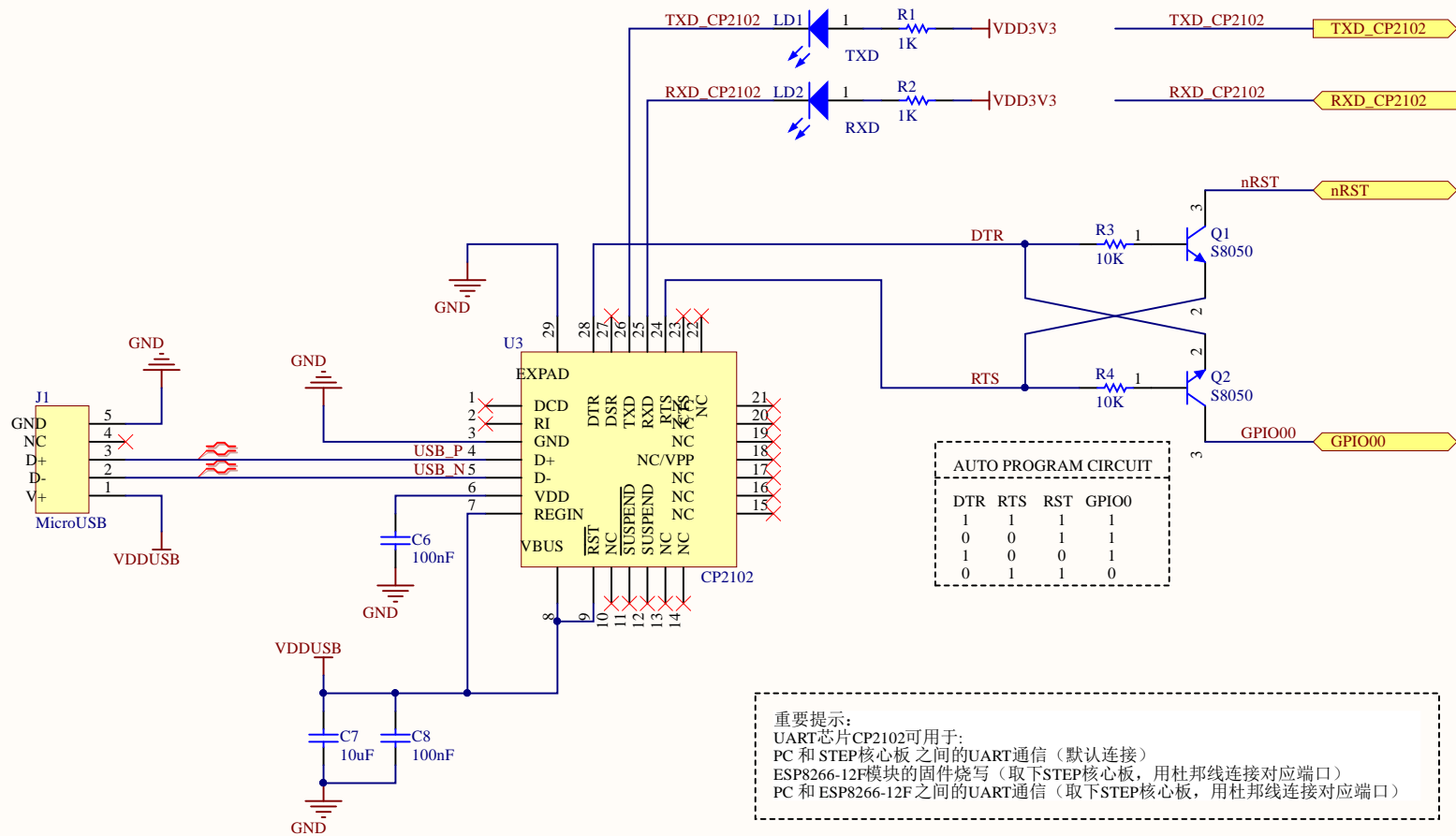
工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 1 共 10	审核:
底板各模块顶层连接		





工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 2 共 10	审核:
底板设计框图		



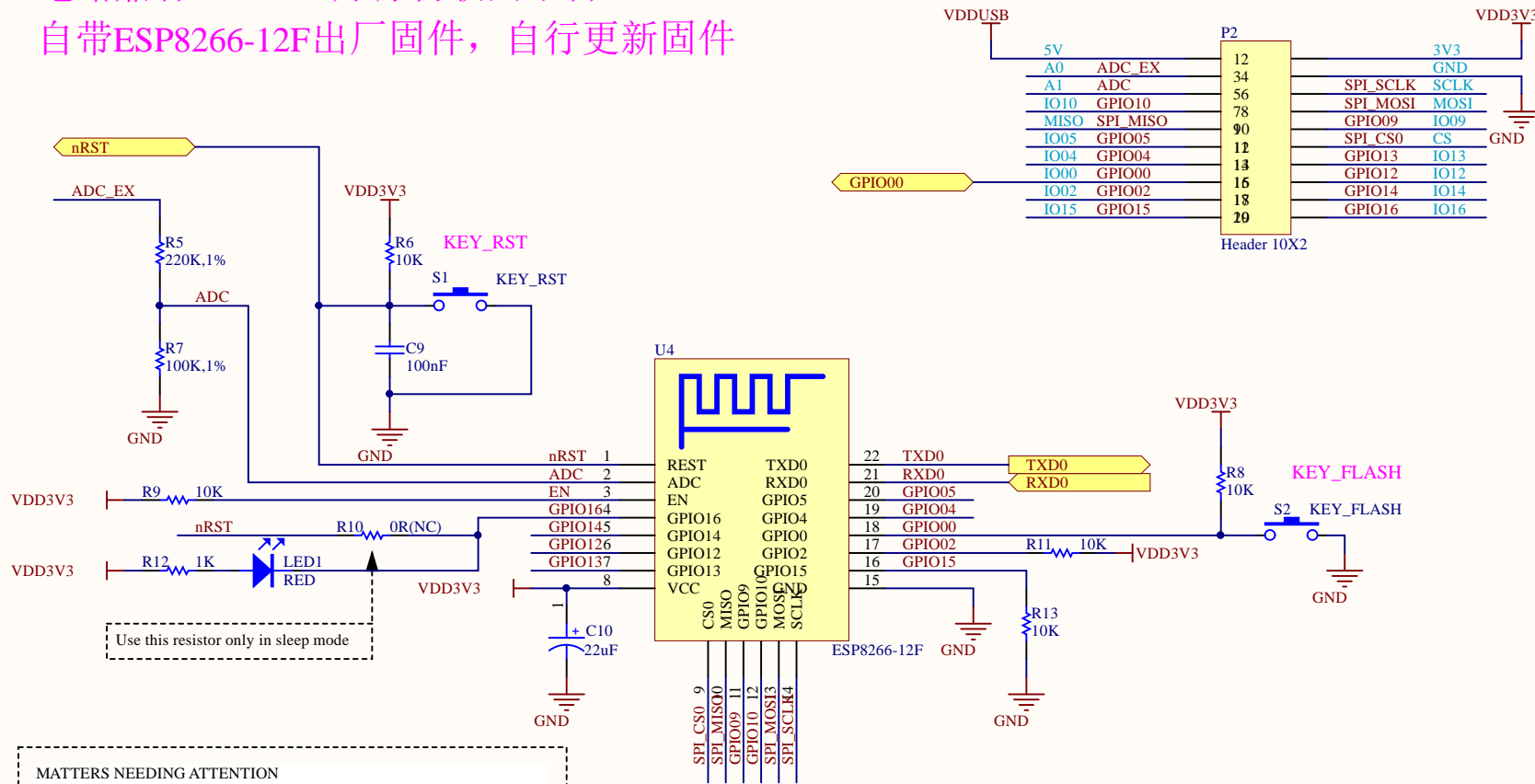


重要提示:
 UART芯片CP2102可用于:
 PC和STEP核心板之间的UART通信(默认连接)
 ESP8266-12F模块的固件烧写(取下STEP核心板,用杜邦线连接对应端口)
 PC和ESP8266-12F之间的UART通信(取下STEP核心板,用杜邦线连接对应端口)

工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 4 共 10	审核:
基于CP2102的UART模块电路		



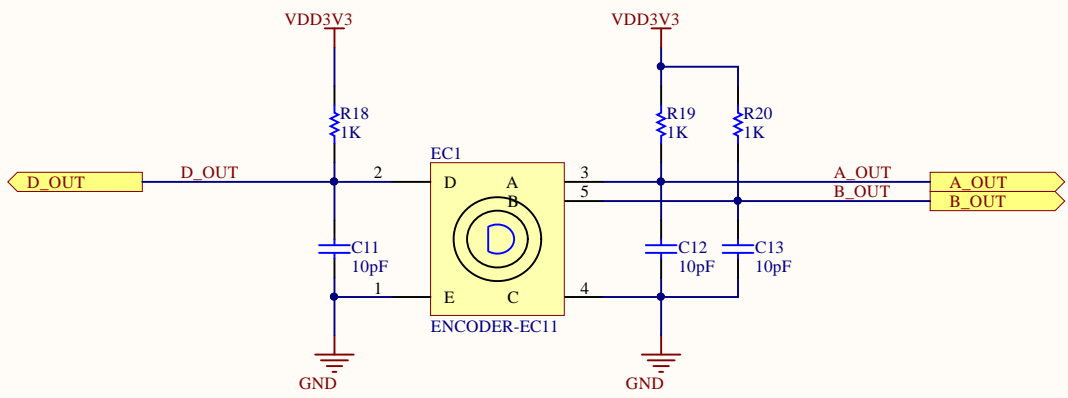
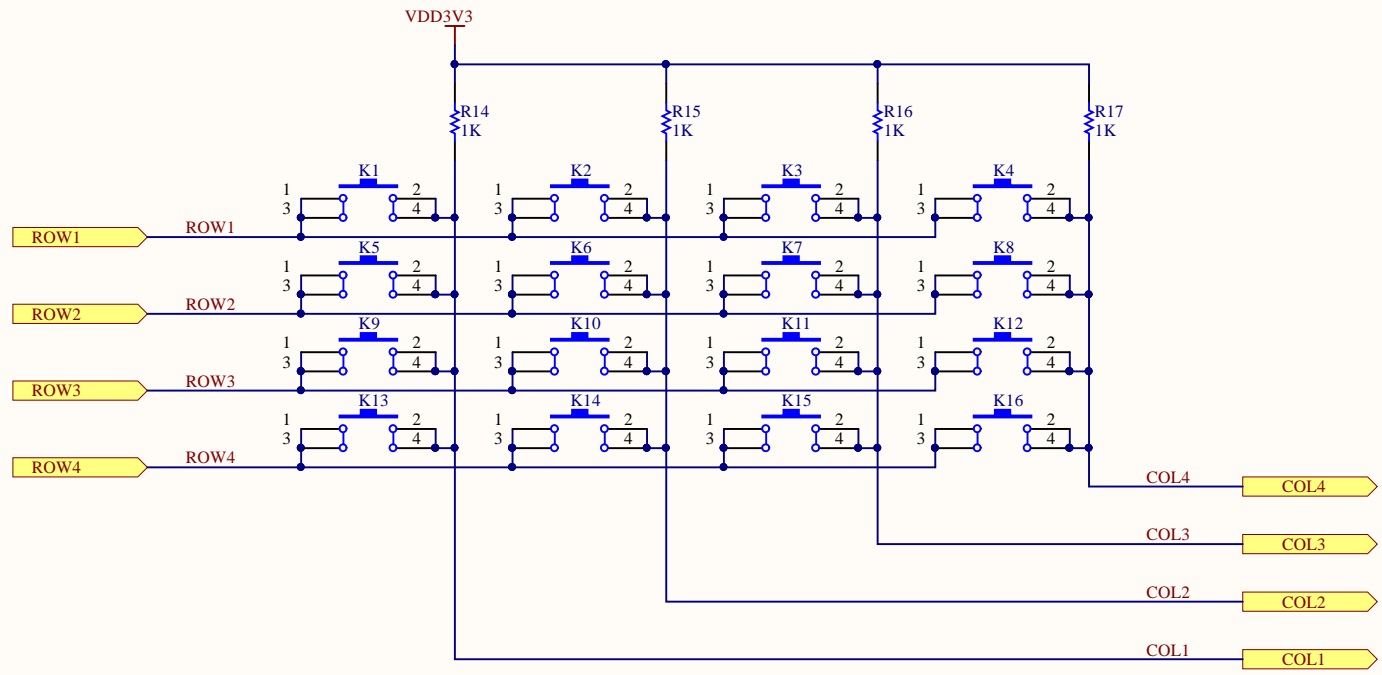
电路兼容NodeMcu开源物联网平台 自带ESP8266-12F出厂固件，自行更新固件



MATTERS NEEDING ATTENTION
 On every boot/reset/wakeup,
 GPIO15 MUST keep LOW, GPIO02 MUST keep HIGH.
 GPIO00 HIGH -> RUN MODE, LOW -> FLASH MODE.
 When you need to use the sleep mode, GPIO16 and RST should be connected,
 and GPIO16 will output LOW to reset the system at the time of wakeup.

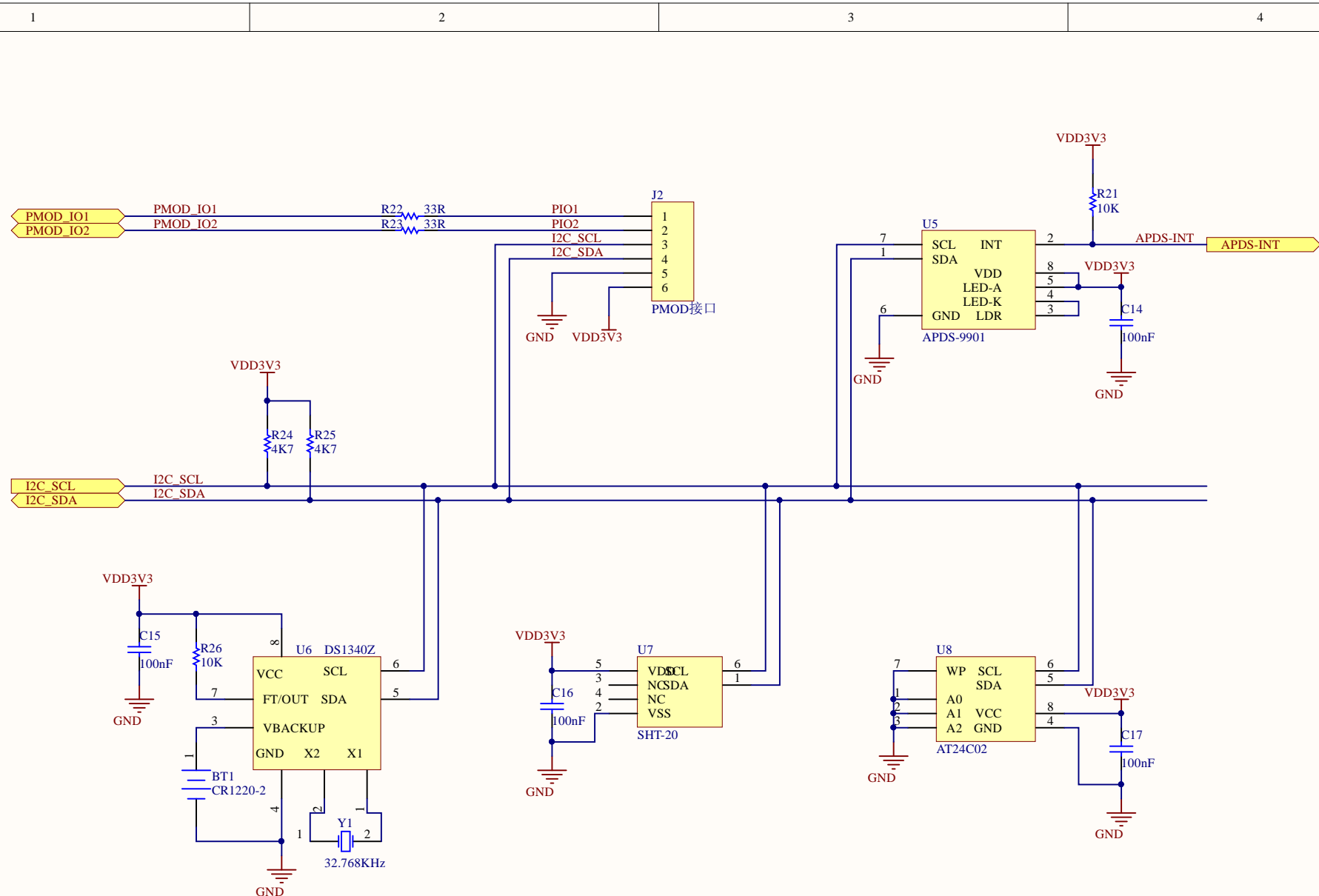
工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 5 共 10	审核:
基于ESP8266-12F的Wifi模块电路		





工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 6 共 10	审核:
底板的矩阵键盘及旋转编码器电路		

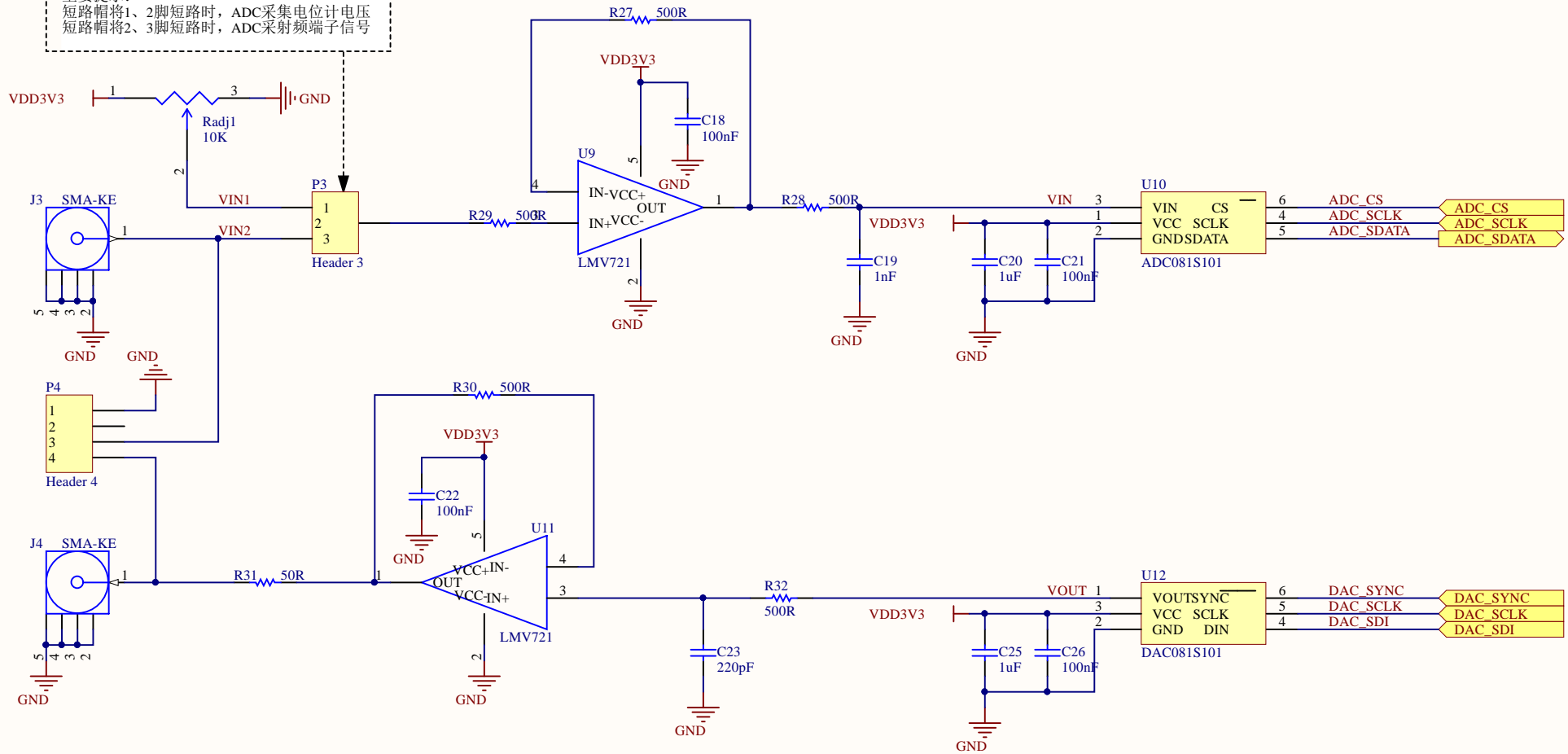




工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 7 共 10	审核:
底板I2C设备电路		

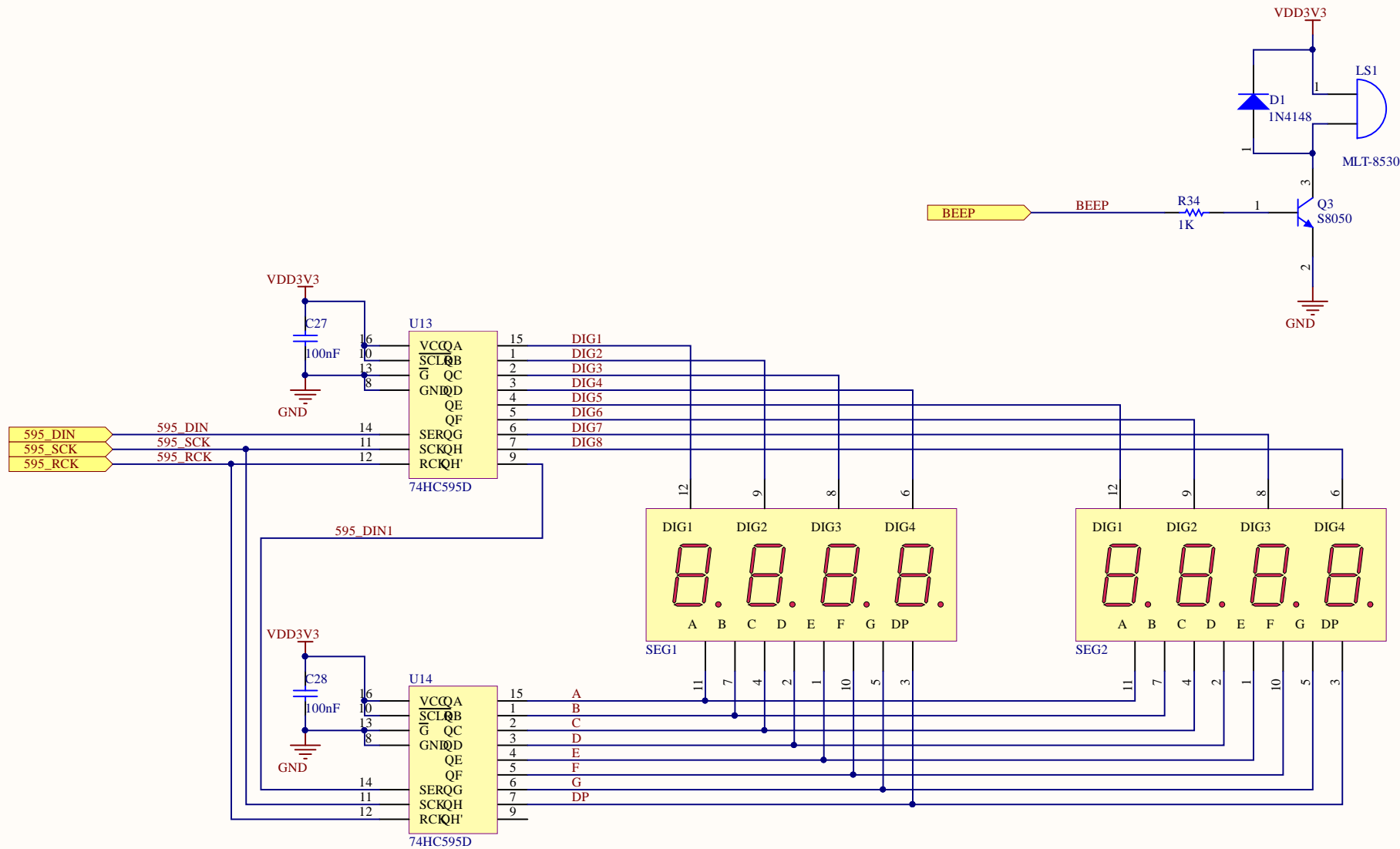


重要提示：
 短路帽将1、2脚短路时，ADC采集电位计电压
 短路帽将2、3脚短路时，ADC采集射频端子信号



工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 8 共 10	审核:
底板ADC和DAC模块电路		





工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 9 共 10	审核:
底板数码管和蜂鸣器模块		



DISP1
DISP2
DISP3
DISP4
DISP5

DISP_SEL

VDD3V3

VDD3V3

DISP_SEL

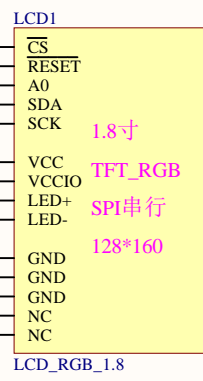
GND

GND

CS&BL

CS&BL

BLK 3



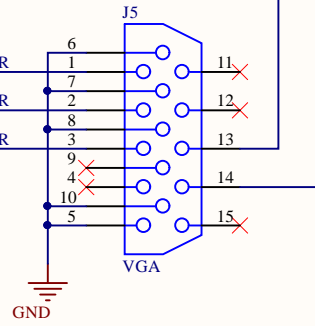
DISP1 VSYNC R35 33R

DISP2 HSYNC R36 33R

DISP3 VGA_R R37 270R

DISP4 VGA_G R39 270R

DISP5 VGA_B R41 270R



重要提示：
VGA 和 CLD 复用核心板管脚
VGA 和 CLD 不能同时使用
要使用VGA时， DISP_SEL 控制拉低 或 高阻（防止对LCD误操作）
要使用LCD时， DISP_SEL 控制拉高（使能LCD）， 同时拔掉VGA设备

工程名称: STEP BaseBoard		
图纸大小: A4	版本号: V3.0	制图:
日期: 2017/12/14	页码: 第 10 共 10	审核:
底板RGB液晶屏和VGA显示器驱动电路		

